

n 972

u/g 56180



СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК  
 ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
 ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

**СВИДЕТЕЛЬСТВО**

№ 924720

На основании полномочий, предоставленных Правительством СССР, Государственный комитет СССР по делам изобретений и открытий выдал настоящее свидетельство на изобретение:  
**"Множительное устройство"**

Заявитель: ЛЕНИНГРАДСКИЙ ОРДЕНА ЛЕНИНА, ОРДЕНА ОКТЯБРЬСКОЙ РЕВОЛЮЦИИ И ОРДЕНА ТРУДОВОГО КРАСНОГО ЗНАМЕНИ ГОРНЫЙ ИНСТИТУТ ИМ. Г.В.ПЛЕХАНОВА

Автор (авторы): Алексеев Василий Васильевич и Дартау Витольд Александрович

Заявка № 2961288

Приоритет изобретения 21 июля 1980г.

Зарегистрировано в Государственном реестре изобретений Союза ССР —

4 января 1982г.

Председатель Комитета *[Signature]*

Начальник отдела *[Signature]*



вс. 241 667  
30.07.82



Государственный комитет  
СССР  
по делам изобретений  
и открытий

# О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 924720

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 21.07.80 (21) 2961288/18-24

с присоединением заявки № -

(23) Приоритет -

Опубликовано 30.04.82, Бюллетень № 16

Дата опубликования описания 30.04.82

(51) М. Кл.<sup>3</sup>

G 06 G 7/16

(53) УДК 681.335  
(088.8)

(72) Авторы  
изобретения

В.В. Алексеев и В.А. Даргау

(71) Заявитель

Ленинградский ордена Ленина, ордена Октябрьской  
Революции и ордена Трудового Красного Знамени горный  
институт им. Г.В. Плеханова

## (54) МНОЖИТЕЛЬНОЕ УСТРОЙСТВО

Изобретение относится к аналого-  
вой вычислительной технике и может  
быть использовано, в частности, в  
системах векторного управления, а  
также в измерительной технике.

Известны множительные устройства,  
содержащие два полевых транзистора,  
три операционных усилителя, семь ре-  
зисторов [1].

К недостаткам данного устройства  
относится невысокая термостабильность  
и точность.

Наиболее близким по технической  
сущности является множительное ус-  
тройство, содержащее две идентичные  
множительные мостовые схемы: рабочую  
и компенсирующую, в первом и втором  
плечах каждой из которых имеется по  
балансировочному резистору, а в треть-  
ем и четвертых плечах содержатся эле-  
менты с управляемой проводимостью,  
выполненные на полевом транзисторе,  
образующие первую и вторую интеграль-  
ные согласованные пары, содержащее  
также два интегральных операционных  
усилителя, при этом к выходной диаго-  
нали мостовых схем подключены диффе-  
ренциальные входы операционных ус-  
илителей, причем инвертирующий вход  
первого усилителя подключен к общим

выводам первого балансировочного ре-  
зистора и стока первого полевого  
транзистора рабочей мостовой схемы и  
к первому выводу первого масштабного  
резистора, другой вывод которого под-  
ключен к выходу первого усилителя и  
выходу множительного устройства, а  
неинвертирующий вход операционного  
усилителя подключен к общим выводам  
второго балансировочного резистора  
и стока второго полевого транзистора  
рабочей мостовой схемы и к первому  
выводу второго масштабного резистора,  
другой вывод которого соединен с ис-  
токами полевых транзисторов рабочей  
и компенсирующей мостовой схем и  
шиной нулевого потенциала, а входная  
диагональ рабочей мостовой схемы  
является первым входом множительного  
устройства, инвертирующий вход вто-  
рого операционного усилителя подклю-  
чен к общим выводам первого балан-  
сировочного резистора и стока пер-  
вого полевого транзистора компенси-  
рующей мостовой схемы и к первому  
выводу третьего масштабного резисто-  
ра, другой вывод которого соединен  
со вторым входом множительного ус-  
тройства, а неинвертирующий вход вто-  
рого усилителя подключен к общим вы-

водам второго балансировочного резистора и стока второго полевого транзистора компенсирующей мостовой схемы и к первому выводу четвертого масштабного резистора, другой вывод которого соединен с шиной нулевого потенциала, к входной диагонали компенсирующей мостовой схемы подключен средний вывод первого подстроечного потенциометра, первый крайний вывод которого соединен с шиной нулевого потенциала, а второй крайний вывод подключен к выходу источника опорного сигнала, выход второго операционного усилителя соединен с затворами вторых полевых транзисторов рабочей и компенсирующей мостовых схем, а затворы первых полевых транзисторов рабочей и компенсирующей мостовых схем соединены со средними выводами соответственно третьего и четвертого подстроечных потенциометров, первые крайние выводы которых соединены с выходом источника сигнала смещения, а вторые крайние выводы — с шиной нулевого потенциала [2].

Однако известное множительное устройство обладает недостатком. При высокой линейности (статической точности) в каждом из четырех квадрантов устройство в общем случае имеет различные масштабные коэффициенты в каждом из квадрантов, что обусловлено отличием коэффициентов угла наклона вольт-амперных характеристик полевого транзистора ( $d$ ) при изменении знака напряжения на стоке ( $U_c$ ) и неизменном напряжении на затворе  $I_c = -d_1 U_c$  при  $U_c > 0$ ;  $I_c = d_2 U_c$  при  $U_c < 0$  и разбросом характеристик транзисторов пары (в частности зависимости сопротивления сток-исток от напряжения на затворе). Линейность этого множительного устройства в каждом из квадрантов составляет 0,2-0,5%.

Разброс же коэффициентов передачи в квадрантах  $|\Delta K\%|$  достигает 5%. Например, результат перемножения сигналов, равных  $|U_1| = |U_2| = 10$  В, в разных квадрантах по абсолютной величине может составить 9,5 до 10 и не может быть для конкретного устройства предугадан и скорректирован.

Использовать же устройство для перемножения гармонического сигнала с аналоговым с точностью до 1% уже нельзя. Так как если входные сигналы  $U_1 = 10 \sin \omega t$  и  $U_2 = 10$ , то на выходе вместо сигнала  $U_{\text{вых}} = 10 \sin \omega t$  мы получим

$$U_{\text{вых}} = [(10 - \Delta K) \sin \omega t] + \Delta K,$$

в частном случае, например,  $U_{\text{вых}} = (9,5 \sin \omega t) + 0,5$  (выходной гармонический сигнал имеет постоянную составляющую  $\Delta K\%$ , превышающую 1%,  $\Delta K\% = \frac{\Delta K}{10} \cdot 100\%$ , где  $\Delta K$  в вольтах).

Можно далее показать, что перемножение с помощью прототипа двух гармонических сигналов вида  $\sin \psi^* \cos \psi$ ,  $\sin \psi \cos \psi^*$  вызовет недопустимые искажения выходных сигналов (относительная векторная погрешность больше допустимой). Это ограничивает точность работы множительного устройства.

Цель изобретения — повышение точности работы множительного устройства.

Поставленная цель достигается тем, что в известное множительное устройство, содержащее два операционных усилителя, четыре масштабных резистора, три подстроечных потенциометра, источник стабильного сигнала, компенсирующий и рабочий множительные мосты, в первое и второе плечи множительных мостов включены соответственно первый, второй, третий и четвертый балансировочные резисторы, а в третье и четвертое плечи включены соответственно первый, второй, третий и четвертый элементы с управляемой проводимостью, выполненные на управляемых полевых транзисторах, истоки всех управляемых полевых транзисторов объединены и подключены к шине нулевого потенциала, сток первого управляемого транзистора и первый вывод первого балансировочного резистора объединены и подключены к инвертирующему входу первого операционного усилителя, сток второго управляемого полевого транзистора и первый вывод второго балансировочного резистора объединены и подключены к неинвертирующему входу первого операционного усилителя и через первый масштабный резистор подключены к шине нулевого потенциала, сток третьего управляемого полевого транзистора и первый вывод третьего балансировочного резистора объединены и подключены к инвертирующему входу второго операционного усилителя, сток четвертого управляемого полевого транзистора и первый вывод четвертого балансировочного резистора объединены и подключены к неинвертирующему входу второго операционного усилителя и через второй масштабный резистор подключены к шине нулевого потенциала, выход второго операционного усилителя через третий масштабный резистор подключен к его инвертирующему входу и является выходом устройства, инвертирующий вход первого операционного усилителя через четвертый масштабный резистор подключен к первому входу устройства, вторые выводы третьего и четвертого балансировочных резисторов объединены и являются вторым входом устройства, вторые выводы первого и второго балансировочных резисторов объединены и подключены к среднему выводу первого подстроечного потенциометра, первый крайний вы-

вод которого подключен к шине нулевого потенциала, затворы первого и третьего управляемых полевых транзисторов соответственно подключены к средним выводам второго и третьего подстроечных потенциометров, первые крайние выводы которых объединены и подключены к шине нулевого потенциала, а вторые крайние выводы второго и третьего подстроечных потенциометров объединены и подключены к выходу источника стабильного сигнала, затворы второго и четвертого управляемых полевых транзисторов объединены и подключены к выходу первого операционного усилителя, введены два пороговых блока, элемент И, сумматор, четвертый, пятый и шестой подстроечные потенциометры и источник опорного сигнала, входы первого и второго пороговых блоков соответственно подключены к первому и второму входам устройства, выходы пороговых блоков подключены соответственно к первому и второму входам элемента И и к первым крайним выводам четвертого и пятого подстроечных потенциометров, вторые крайние выводы которых подключены к шине нулевого потенциала, выход элемента И подключен к первому крайнему выводу шестого подстроечного потенциометра, второй крайний вывод которого подключен к шине нулевого потенциала, первый вход сумматора подключен к выходу источника опорного сигнала, второй, третий и четвертый входы сумматора подключены к средним выводам соответственно четвертого, пятого и шестого подстроечных потенциометров, выход сумматора подключен ко второму крайнему выводу первого подстроечного потенциометра.

Указанное множительное устройство обладает не только высокой термостабильностью, но и обеспечивает перемножение сигналов с масштабным коэффициентом, равным  $K$ , во всех четырех квадрантах, что важно при перемножении гармонических сигналов (при преобразованиях векторных величин).

В предлагаемом устройстве можно устранить разброс коэффициента передачи в квадрантах с погрешностью  $\Delta K \leq 0,2$ , а следовательно, уменьшить общую погрешность четырехквадрантных множительных устройств до  $0,2-0,5\%$ , что позволяет существенно повысить точность четырехквадрантного перемножения сигналов.

На чертеже приведена функциональная схема предлагаемого устройства.

Множительное устройство содержит два идентичных множительных моста - рабочий 1 и компенсирующий 2, каждый из которых содержит в первом и втором плечах соответственно балансировочные резисторы 3-6, а в третьем и

четвертом плечах - элементы с управляемой проводимостью, выполненные на управляемых полевых транзисторах 7-10 соответственно из первой 11 и второй 12 согласованных пар, операционные усилители 13 и 14, масштабные резисторы 15-18, подстроечные потенциометры 19-24, источник 25 стабильного сигнала, пороговые блоки 26 и 27, элемент И 28, сумматор 29, источник 30 опорного сигнала, первый вход устройства 31, второй вход устройства 32 и выход устройства 33.

Множительное устройство работает следующим образом.

Сигнал первого сомножителя  $U_1$  поступает на вход 32 устройства. Коэффициент передачи рабочего моста 1  $K_M$  зависит от сигнала второго сомножителя  $U_2$  на входе 31 устройства, а напряжение с выходной диагонали рабочего моста  $1 |K_M U_1|$  поступает на дифференциальные входы второго операционного усилителя 14.

С целью линейаризации характеристики множительного устройства  $U_{\text{вых}} = f_1(U_2)$ , нелинейность которой обусловлена нелинейностью зависимости сопротивления сток-исток от напряжения на затворе полевого транзистора 10 (в режиме управляемого резистора) и нелинейной зависимостью коэффициента передачи рабочего моста 1 от изменения сопротивления сток-исток полевого транзистора 10, а также для обеспечения стабильности устройства сигнал второго сомножителя  $U_2$  через масштабный резистор 17 поступает на инвертирующий вход первого операционного усилителя 13, в цепь обратной связи которого включен идентичный по параметрам рабочего моста 1 компенсирующий мост 2, а с выхода операционного усилителя 13 сигнал, связанный с сигналом второго сомножителя  $U_2$  зависимостью  $U = f_2(U_2)$ , обратной линейризуемой характеристике множительного устройства, поступает на затвор полевого транзистора 10 рабочего моста 1. На вторые выводы балансировочных резисторов 3 и 4 компенсирующего моста 2 с подвижного контакта первого подстроечного потенциометра 19 через сумматор 29 подается опорный сигнал с выхода источника 30 опорного сигнала, обратно пропорциональный масштабному коэффициенту множительного устройства.

Для обеспечения умножения в четырех квадрантах с высокой линейностью в каждом из квадрантов и для получения максимального подавления сигнала первого сомножителя  $U_1$  на выходе устройства используются соответственно подстроечные потенциометры 20 и 21, на которые поступает стабильный сигнал с выхода источника 25 стабильного сигнала.

Так как ввиду неизбежного технологического разброса характеристик полевых транзисторов в интегральной паре и неравенства коэффициентов наклона вольт-амперных характеристик при смене полярности напряжения сток-исток полевого транзистора, при постоянстве напряжения на затворе (при смене знака сигнала на входе 32) в общем случае в каждом из четырех квадрантов масштабные коэффициенты устройства неравны  $K_1 > K_2 > K_3 > K_4$ , для их выравнивания и получения общего коэффициента, равного эталонному  $K_1$ , на входы сумматора 29, кроме опорного сигнала, подаются корректирующие сигналы. На второй вход подается сигнал с подстроечного потенциометра 24, который уменьшает по абсолютной величине выходное напряжение сумматора 29 пропорционально ошибке при сигнале сомножителя на входе 32, имеющем знак, обратный знаку этого сомножителя в эталонном квадранте  $K_2 \Delta K_2 = K_1$ . На третий вход сумматора 29 подается сигнал с движка потенциометра 24, уменьшающий по абсолютной величине выходное напряжение сумматора 29 пропорционально ошибке при сигнале сомножителя на входе 31, имеющем знак, обратный знаку этого сомножителя в эталонном квадранте  $K_3 \Delta K_3 = K_1$ . На четвертый вход сумматора 29 поступает сигнал с движка подстроечного потенциометра 23, изменяющий величину выходного напряжения сумматора 29 пропорционально ошибке при сигналах на входах 31 и 32, имеющих знаки, обратные знакам соответствующих сигналов в эталонном квадранте  $K_4 \Delta K_4 = K_1$ .

Сигнал на подстроечный потенциометр 22 поступает с выхода порогового блока 27 только при сигнале первого сомножителя на входе 32, имеющем знак, противоположный знаку этого сигнала в эталонном квадранте, а на подстроечный потенциометр 24 - с выхода порогового блока 26 при сигнале второго сомножителя на входе 31 со знаком, обратным знаку сигнала второго сомножителя в эталонном квадранте. Сигнал на подстроечный потенциометр 23 поступает с выхода элемента И 28 при знаках сигналов сомножителей, поступающих с выходов 31, и 32 на входы элемента 28, противоположных знаком сомножителей в эталонном квадранте.

Предлагаемое множительное устройство позволяет значительно повысить точность четырехквадрантного перемножения сигналов.

#### Формула изобретения

Множительное устройство, содержащее два операционных усилителя, че-

тыре масштабных резистора, три подстроечных потенциометра, источник стабильного сигнала, компенсирующий и рабочий множительные мосты, в первое и второе плечи множительных мостов включены соответственно первый, второй, третий и четвертый балансирующие резисторы, а в третье и четвертое плечи включены соответственно первый, второй, третий и четвертый элементы с управляемой проводимостью, выполненные на управляемых полевых транзисторах, истоки всех управляемых полевых транзисторов объединены и подключены к шине нулевого потенциала, сток первого управляемого полевого транзистора и первый вывод первого балансировочного резистора объединены и подключены к инвертирующему входу первого операционного усилителя, сток второго управляемого полевого транзистора и первый вывод второго балансировочного резистора объединены и подключены к неинвертирующему входу первого операционного усилителя и через первый масштабный резистор подключены к шине нулевого потенциала, сток третьего управляемого полевого транзистора и первый вывод третьего балансировочного резистора объединены и подключены к инвертирующему входу второго операционного усилителя, сток четвертого управляемого полевого транзистора и первый вывод четвертого балансировочного резистора объединены и подключены к неинвертирующему входу второго операционного усилителя и через второй масштабный резистор подключены к шине нулевого потенциала, выход второго операционного усилителя через третий масштабный резистор подключен к его инвертирующему входу и является выходом устройства, инвертирующий вход первого операционного усилителя через четвертый масштабный резистор подключен к первому входу устройства, вторые выводы первого и второго балансировочных резисторов объединены и являются вторым входом устройства, вторые выводы первого и второго балансировочных резисторов объединены и подключены к среднему выводу первого подстроечного потенциометра, первый крайний вывод которого подключен к шине нулевого потенциала, затворы первого и третьего управляемых полевых транзисторов соответственно подключены к средним выводам второго и третьего подстроечных потенциометров, первые крайние выводы которых объединены и подключены к шине нулевого потенциала, а вторые крайние выводы второго и третьего подстроечных потенциометров объединены и подключены к выходу источника стабильного сигнала, затворы второго

и чет  
зисто  
выход  
теля,  
что,  
него  
эleme  
тый и  
ометр  
вход  
блокс  
к пер  
ва, i  
чены  
втор  
край  
подс  
крайн  
к ши  
элемент

и четвертого управляемых полевых транзисторов объединены и подключены к выходу первого операционного усилителя, отличающееся тем, что, с целью повышения точности, в него введены два пороговых блока, элемент И, сумматор, четвертый, пятый и шестой подстроечные потенциометры и источник опорного сигнала, входы первого и второго пороговых блоков соответственно подключены к первому и второму входам устройства, выходы пороговых блоков подключены соответственно к первому и второму входам элемента И и к первым крайним выводам четвертого и пятого подстроечных потенциометров, вторые крайние выводы которых подключены к шине нулевого потенциала, выход элемента И подключен к первому край-

нему выводу шестого подстроечного потенциометра, второй крайний вывод которого подключен к шине нулевого потенциала, первый вход сумматора подключен к выходу источника опорного сигнала, второй, третий и четвертый входы сумматора подключены к средним выводам соответственно четвертого, пятого и шестого подстроечных потенциометров, выход сумматора подключен к второму крайнему выводу первого подстроечного потенциометра.

Источники информации, принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 661561, кл. G 06 G 7/16, 1977.

2. Электронная техника в автоматике. М., "Советское радио", 1976, № 8, с. 253-256, рис. 2 (прототип).

